

図1 本実施の形態によるハードディスク装置の構成

【特許請求の範囲】

【請求項1】外部から供給される映像データを第1の記憶手段に順次第1のアドレスを指定してフレーム毎に記憶する第1のステップと、

上記第1の記憶手段に指定された上記第1のアドレスに基づいて第2の記憶手段に対応する第2のアドレスを生成する第2のステップと、

上記第2の記憶手段に上記第2のアドレスを指定して上記映像データを上記フレーム毎に記憶する第3のステップと、

上記記録媒体に書き込むタイミングに同期して、上記第2の記憶手段から上記映像データを上記フレーム毎に読み出して画面表示する第4のステップとを具えることを特徴とするデータ処理方法。

【請求項2】上記第2のステップでは、上記第2の記憶手段は第1及び第2のバンクメモリを有し、

上記第3及び第4のステップでは、上記第2のアドレスを上記第1又は第2のバンクメモリに交互に指定して、上記第1又は第2のバンクメモリのうち一方に上記映像データを上記フレーム毎に記憶すると共に、他方から上記映像データを上記フレーム毎に読み出して画面表示することを特徴とする請求項1に記載のデータ処理方法。

【請求項3】外部から供給される映像データを第1の記憶手段に順次第1のアドレスを指定してフレーム毎に記憶する第1の記憶制御手段と、

上記第1の記憶制御手段によつて指定された上記第1のアドレスに基づいて第2の記憶手段に対応する第2のアドレスを生成するアドレス生成手段と、

上記第2の記憶手段に上記アドレス生成手段によつて生成された上記第2のアドレスを指定して上記映像データを上記フレーム毎に記憶する第2の記憶制御手段と、

上記第1の記憶手段から上記映像データを上記フレーム毎に読み出して記録媒体に書き込む書込手段と、

上記書込手段が上記記録媒体に書き込むタイミングに同期して、上記第2の記憶手段から上記映像データを上記フレーム毎に読み出して画面表示する表示手段とを具えることを特徴とするデータ処理装置。

【請求項4】上記第2の記憶手段は、第1及び第2のバンクメモリを有し、

上記第2の記憶制御手段は、上記アドレス生成手段によつて生成された上記第2のアドレスを上記第1又は第2のバンクメモリに交互に指定して、上記第1又は第2のバンクメモリのうち一方に上記映像データを上記フレーム毎に書き込むと共に、他方から上記映像データを上記フレーム毎に読み出して上記表示手段に表示することを特徴とする請求項3に記載のデータ処理装置。

【発明の詳細な説明】

【0001】

【目次】以下の順序で本発明を説明する。

【0002】発明の属する技術分野

従来の技術

発明が解決しようとする課題

課題を解決するための手段

発明の実施の形態

(1) ハードディスク装置の全体構成 (図1～図4)

(2) データ書き込み処理手順 (図5)

(3) 本実施の形態の動作及び効果

(4) 他の実施の形態 (図6～図7)

発明の効果

10 【0003】

【発明の属する技術分野】本発明はデータ処理方法及びデータ処理装置に関し、例えば映像音声データの書き込み及び読出しを行うハードディスク装置に適用して好適なものである。

【0004】

【従来の技術】従来、この種のハードディスク装置として、複数のハードディスクを同軸中心上に高速回転させながら、複数の可動アームの先端に取り付けられた磁気ヘッドをそれぞれハードディスクの一面又は他面に対応させて、当該各ハードディスクの両面上にそれぞれ映像音声データを必要に応じてデータ圧縮して記録するようにしたものを用いられている。

20

【0005】これら各ハードディスクの両面にはそれぞれ同心円状にトラックが形成され、最外周から最内周に向かつてトラック番号が割り当てられている。さらに各トラックは、所定のデータ長を単位とするセクタに分割され、当該各セクタにはセクタ番号としての論理ブロックアドレス (LBA) が割り当てられている。

30

【0006】このハードディスク装置において、CPUは、所定のハードディスクの各セクタ毎に割り当てられた論理ブロックアドレスに応じてディスクドライブ内に設けられたデータレジスタを指定すると共に、当該各セクタのセクタ転送回数を表すセクタカウント数をデータレジスタに設定する。

40

【0007】続いてCPUは、複数のセクタからなる一連の映像音声データを1映像音声データブロック毎の、例えば1フレーム毎に順次バンク切替方式の各バッファメモリに交互にFIFO (First In First Out) の順で各データブロックを書き込んだ後、ディスクドライブ内のデータレジスタに対して順次アドレス指定しながら映像音声データを1フレーム毎に書き込むようになされている。

【0008】この後、CPUは、バッファメモリから読み出した映像音声データを、映像音声出力回路に内蔵されたメモリに対して順次アドレス指定しながら1フレーム毎に書き込んだ後、必要に応じて当該メモリから読み出して外部接続されたモニタ装置に出力するようになされている。

【0009】

50

【発明が解決しようとする課題】ところで、バッファメ

メモリに格納された一連の映像音声データをディスクドライブ及び映像音声出力回路の両方に同時にデータ転送する場合、CPUは、ディスクドライブ内のデータレジスタ及び映像音声出力回路内のメモリに対して同一のアドレスを直接指定することができず、互いに異なるアドレスを順次指定しながらそれぞれ映像音声データをフレーム単位で転送しなければならなかった。

【0010】またCPUは、ディスクドライブに対してデータ転送を開始する前に当該ディスクドライブ内のデータレジスタ以外の種々のレジスタを設定する場合、当該レジスタの設定値が確定するまでの処理時間が毎回約100～300〔ns〕ずつかかっていた。さらにCPUは、ディスクドライブに対してデータ転送を終了した後にデータ割り込みの処理を複数回行くと、その度に約5～10〔μs〕前後の処理時間がかかっていた。

【0011】このため一連の映像音声データを連続してデータ転送する場合には、上述したレジスタ設定及び割り込み処理が行われることを考慮して、当該映像音声データを各フレーム単位毎に所定の時間以内（例えば128〔kbyte〕を33〔ms〕以内、また別の例では512〔kbyte〕を0.5〔ms〕以内）に転送させるようになされていた。

【0012】従ってCPUは、ディスクドライブに対して一旦データ転送を開始させると、途中で停止することなく各フレーム単位毎に映像音声データをデータレジスタに転送しなければならず、この後に映像音声出力回路に対して各フレーム単位の映像音声データをメモリに転送しなければならなかった。この結果、ディスクドライブ及び映像音声データ出力回路に対するデータ転送時間がそれぞれ長くなるという問題があった。

【0013】さらにCPUは、ディスクドライブに対してデータ転送する際に、ディスクドライブ内でリトライ（再書き込み）動作、ハードディスク上のトラック間ジャンプ又はセクタ間ジャンプ等の切換え動作等が行われた場合、当該各動作時にはディスクドライブからデータ転送を行う際の入出力可能状態信号D_{IORDY}を利用してその信号を一時的に停止するなどの、ATA標準方式に記載されている、CPUからのアクセス処理を一時的に待たせるためのアクセス待ち要求信号が発せられる。以上のこれらの結果、CPUは、ディスクドライブに対して時間的に不連続なデータ転送を行うこととなり、このためリアルタイム処理を行うためにはハードディスクでは通常のデータ転送レートよりも高速なデータ転送レートで行い、他方、映像音声出力回路では別処理により連続したデータ転送を行わなければならなかった。

【0014】このことはディスクドライブに対するデータ転送をリアルタイムではなく別時間で処理していることとなり、CPUはディスクドライブに対するデータ転送を確実に行うことができたか否かをリアルタイムで判断し難いという問題があった。

【0015】本発明は以上の点を考慮してなされたもので、転送レートを格段と向上し得るデータ処理方法及びデータ処理装置を提案しようとするものである。

【0016】

【課題を解決するための手段】かかる課題を解決するため本発明においては、外部から供給される映像データを第1の記憶手段に順次第1のアドレスを指定してフレーム毎に記憶する第1のステップと、第1の記憶手段に指定された第1のアドレスに基づいて第2の記憶手段に対応する第2のアドレスを生成する第2のステップと、第2の記憶手段に第2のアドレスを指定して映像データをフレーム毎に記憶する第3のステップと、記録媒体に書き込むタイミングに同期して、第2の記憶手段から映像データをフレーム毎に読み出して画面表示する第4のステップとを設けるようにした。

【0017】この結果、映像データをフレーム毎に記録媒体に書き込むタイミングに同期して、当該書き込んだ映像データをフレーム毎にリアルタイムで画面表示することができる。

【0018】また本発明においては、外部から供給される映像データを第1の記憶手段に順次第1のアドレスを指定してフレーム毎に記憶する第1の記憶制御手段と、第1の記憶制御手段によつて指定された第1のアドレスに基づいて第2の記憶手段に対応する第2のアドレスを生成するアドレス生成手段と、第2の記憶手段にアドレス生成手段によつて生成された第2のアドレスを指定して映像データをフレーム毎に記憶する第2の記憶制御手段と、第1の記憶手段から映像データをフレーム毎に読み出して記録媒体に書き込む書込手段と、書込手段が記録媒体に書き込むタイミングに同期して、第2の記憶手段から映像データをフレーム毎に読み出して画面表示する表示手段とを設けるようにした。

【0019】この結果、映像データをフレーム毎に記録媒体に書き込むタイミングに同期して、当該書き込んだ映像データをフレーム毎にリアルタイムで画面表示することができる。

【0020】

【発明の実施の形態】以下図面について、本発明の一実施の形態を詳述する。

【0021】（1）ハードディスク装置の全体構成
図1において1は全体としてIDE（intelligent drive electronics）インタフェイスの標準規格ATA（ATA attachment）方式からなるハードディスク装置を示し、CPU2によつて映像音声データ生成部3から順次供給される映像音声データD1をホストバス4を介してATAハードディスクドライブ部5及び映像音声データ出力部6にそれぞれデータ転送するようになされている。

【0022】ホストバス4及びATAハードディスクドライブ部5間にはATAインタフェイス部7が設けら

れ、CPU 2 及び映像音声データ生成部 3 から供給される種々のデータを ATA ハードディスクドライブ部 5 内の ATA ドライバインタフェース部 8 を介してハードディスクコントローラ 9 に与えるようになされている。

【0023】またホストバス 4 及び映像音声データ出力部 6 間にはコントローラインタフェース部 10 が設けられ、CPU 2 及び映像音声データ生成部 3 から供給される種々のデータを映像音声データ出力部 6 内のレジスタセット部 11 に与えるようになされている。

【0024】このホストバス 4 は、アドレスバス 4A、データバス 4B 及びコントロールバス 4C からなる。このうちアドレスバス 4A は、CPU 2 から送出される種々のレジスタのアドレスを指定するためのアドレスデータ D_{AD} を ATA インタフェース部 7 及びコントローラインタフェース部 10 に与えるためのバスである。

【0025】またデータバス 4B は、映像音声データ生成部 3 から供給される映像音声データ D_1 を ATA インタフェース部 7 及びコントローラインタフェース部 10 に与えるためのバスである。

【0026】さらにコントロールバス 4C は、CPU 2 から送出される ATA ハードディスクドライブ部 5 内の各レジスタに対するデータ転送を制御するためのコントロールデータ D_{CON} を ATA インタフェース部 7 に与えると共に、当該データ転送のタイミングが不連続となる場合に ATA ハードディスクドライブ部 5 がデータ転送を一時的に停止するためにウェイト信号 D_{WA} を CPU 2 に対して送出するためのバスである。なおこのコントロールバス 4C は、ATA ハードディスクドライブ部 5 内の各レジスタに対するデータ転送が終了したときに当該 ATA ハードディスクドライブ部 5 から割込み処理要求信号 D_{INTRQ} を CPU 2 に送出すると共に、当該データ転送の際にアクセス可能な状態であるとき ATA インタフェース部 7 及びコントローラインタフェース部 10 から入出力可能状態信号 D_{IORDY} を CPU 2 に送出するためのバスでもある。

【0027】ここで ATA ハードディスクドライブ部 5 内のハードディスクコントローラ 9 は、コマンドブロックレジスタ RA 及びコントロールブロックレジスタ RB を有し、当該各レジスタ RA、RB を CPU 2 から供給されたアドレスデータ D_{AD} に基づいてメカニカル部 12 内の所定のハードディスク（図示せず）の各セクタ毎に割り当てられたアドレスに応じて指定する。

【0028】このとき ATA インタフェース部 7 は、CPU 2 からアドレスバス 4A を介して供給されるアドレスデータ D_{AD} に所定のアドレス変換処理を施すことにより、ハードディスクコントローラ 9 内のコマンドブロックレジスタ RA 及びコントロールブロックレジスタ RB に対してアドレスデータ D_{AD} に応じたアドレスを指定し得るようになされている。

【0029】具体的にはアドレスデータ D_{AD} は、図 2

(A) に示すように、それぞれ 16 進法表記の 32 ビットで表された複数のアドレス $A_0 \sim A_{10}$ から構成される。これら複数のアドレス $A_1 \sim A_{10}$ は、ATA インタフェース部 7 を介してコマンドブロックレジスタ RA 及びコントロールブロックレジスタ RB に対応するアドレスに変換される。

【0030】図 2 (B) に変換後のアドレスを示し、1 ビットの「CS0-」及び「CS1-」と 3 ビットの「DA (デバイスアドレス)」とによつて表され、このうち「CS0-」及び「CS1-」は共に複数のレジスタの中から設定対象となるレジスタを選択するためのアドレスである。実際にアドレスデータ D_{AD} に基づく複数のアドレス $A_1 \sim A_{10}$ のうち、アドレス $A_1 \sim A_8$ は「CS0-」が値「0」でかつ「CS1-」が値「1」を表し、このときコマンドブロックレジスタ RA が選択される。またアドレス A_9 及び A_{10} は「CS0-」が値「1」でかつ「CS1-」が値「0」を表し、このときコントロールブロックレジスタ RB が選択される。

【0031】また「DA」は 16 進法表記の 3 ビットで表された「0h」から「7h」までの 8 種類のデバイスアドレスを示し、これらのデバイスアドレスに対応してコマンドブロックレジスタ RA 又はコントロールブロックレジスタ RB を構成する各レジスタの種類が選択される。

【0032】このコマンドブロックレジスタ RA には、データレジスタ R_1 、エラー/フイーチャレジスタ R_2 、セクタカウントレジスタ R_3 、論理ブロックアドレスレジスタ R_4 及びステータス/コマンドレジスタ R_5 があり、コントロールブロックレジスタ RB には、アルタネートステータス/デバイスコントロールレジスタ R_6 及び不使用レジスタ R_7 がある。データレジスタ R_1 がワード単位で書込み又は読出し可能であるのに対して他のレジスタ $R_2 \sim R_7$ はバイトレジスタ単位で書込み又は読出し可能である。

【0033】かくしてアドレスデータ D_{AD} に基づく複数のアドレス $A_0 \sim A_{10}$ は、コマンドブロックレジスタ RA 及びコントロールブロックレジスタ RB を構成する各レジスタ $R_1 \sim R_7$ に応じたアドレスに変換される。

【0034】メカニカル部 12 (図 1) は、ハードディスクコントローラ 9 の制御のもと、複数のハードディスク（図示せず）を同軸中心上に高速回転させながら、複数の可動アーム（図示せず）の先端に取り付けられた磁気ヘッドをそれぞれハードディスクの一面又は他面に対応させて、当該各ハードディスクの両面上に対してそれぞれ映像音声データ D_1 の書込み又は読出しを行い得るようになされている。

【0035】図 3 において、ハードディスクコントローラ 9 は、コマンドブロックレジスタ RA におけるセクタカウントレジスタ R_3 の全てのセクタカウント数とステータス/コマンドレジスタ R_5 のコマンドコードをメモ

10

20

30

40

50

リアドレス発生部 13 内のコマンドコード部 13A、データ書込みカウンタ 13B 及びセクタカウンタ 13C に与える。

【0036】これによりコマンドコード部 13A は、セクタカウントレジスタ R_3 のセクタカウント数とステータス/コマンドレジスタ R_5 の書込みコマンドコードを判断し、書込み系コマンドであるコマンドコード（例えば WRITE SECTORS(30h)、WRITE DMA(CAh)等）の書込みを検出してメモリアドレス発生部 13 全体を動作可能状態に設定する。

【0037】またデータ書込みカウンタ 13B は、セクタカウントレジスタ R_3 のセクタカウント数とステータス/コマンドレジスタ R_5 に指定された各論理ブロックアドレスに応じた各論理セクタ内のデータに対応するアドレスをワード単位で順次生成する。セクタカウンタ 13C は、データ書込みカウンタ 13B において先読みしたカウンタの桁上げ動作の回数を検出し、又はセクタカウントレジスタ R_3 の減算カウンタ動作の回数を検出して、その動作回数をセクタ単位（512 [byte] 単位）で加算してなるアドレスを順次生成する。

【0038】メモリアドレス合成部 13D は、データ書込みカウンタ 13B 及びセクタカウンタ 13C においてそれぞれカウンタアップしてなる出力を受け、これらのアドレスを加算してメモリアドレスデータ D_{MA} としてメモリアドレスインタフェイス 14 を介して映像音声データ出力部 6 内の映像音声出力コントローラ 15 に与える。

【0039】なおメモリアドレス発生部 13 は、メモリアドレス合成部 13D から連続する 1 ブロック単位の映像音声データのメモリアドレスデータ D_{MA} が映像音声出力コントローラ 15 に送出された後、コマンドレジスタ R_A へのデータ書込み状態を検出し、当該検出結果に応じてデータ書込みカウンタ 13B 及びセクタカウンタ 13C をクリアして再度アドレスカウントを行う。

【0040】あるいはここで MPEG 2 規格に基づく映像音声データにおいて、最初の数分の一部分だけに I ピクチャデータと音声データとを集合させて、残りを P ピクチャデータ及び B ピクチャデータの順に並べ替えたディスク用可変長サイズデータの場合であつて、最初の数分の一部分だけ書き込んで読み出したい場合には、必要に応じて映像音声データ出力部 6 内の第 1 又は第 2 のバンクメモリ 16、17 を所定数のパーティションに分割した後、そのうち最初から数個目のパーティションを順次指定したメモリアドレスに書き込むことにより、連続する映像音声データ D_1 を 1 画像ブロック単位内で第 1 又は第 2 のバンクメモリ 16、17 に書き込むようにする。

【0041】このとき AV メモリパーティションカウンタ 13E は、データ書込みカウンタ 13B 及びセクタカウンタ 13C から得られる出力の合成結果が所定数のパ

ーティションのうち最初から数個目のパーティションのみに相当する範囲でアドレスを生成した後、クリアリセットして当該アドレス生成を停止させてハードディスクコントローラ 9 のデータ転送を終了する。なおこの場合、ハードディスクコントローラ 9 は、セクタカウントレジスタ R_3 の所定回数のセクタカウント数が転送終了したらクリアリセットするようにしても良い。

【0042】このようにメモリアドレス発生部 13 は、CPU 2 から送出されるアドレスデータ D_{AD} に基づくアドレスに応じてハードディスクコントローラ 9 内の所定のレジスタ R_3 及び R_5 を順次指定した後、当該各指定したアドレスに基づいて上述したメモリアドレスデータ D_{MA} を順次ワード単位で生成した後、これを映像音声出力コントローラ 15 に供給する。

【0043】また映像音声データ出力部 6 内のレジスタセット部 11 は、CPU 2 からホストバス 4 及びコントローラインタフェイス部 10 を順次介して送出されるアドレスデータ D_{AD} 及びコントロールデータ D_{CON} に基づいて、映像音声出力コントローラ 15 に対してデータ転送が可能な状態にセットされたか否かをセット状態データ D_{SET} を送出する。

【0044】映像音声出力コントローラ 15 は、セット状態データ D_{SET} がデータ転送が可能な状態であることを表すとき、順次ワード単位で供給されるメモリアドレスデータ D_{MA} を第 1 のバンクメモリ 16 又は第 2 のバンクメモリ 17 に交互に送出し、第 1 のバンクメモリ 16 又は第 2 のバンクメモリ 17 をそれぞれメモリアドレスデータ D_{MA} に基づくメモリアドレスに応じて順次指定する。

【0045】因みに図 4 (A) に示すように、本実施の形態の場合にはメモリアドレスデータ D_{MA} の 1 回に転送できる最大の転送データ数は 128 [kbyte] である。すなわちセクタカウントレジスタ R_3 は 8 ビット幅であるため、8 ビット幅のセクタカウントレジスタ R_3 の設定最大値は 256 回のセクタ転送回数の設定値となる。従つてハードディスクコントローラ 9 の 1 セクタのデータは、1 ワード = 2 [byte] の 256 回のワードデータ転送による 512 [byte] であるため、メモリアドレスデータ D_{MA} は最大 128 [kbyte] (256 回 × 512 [byte]) のデータサイズを設定可能な 1 転送ブロック単位として第 1 のバンクメモリ 16 又は第 2 のバンクメモリ 17 に転送される。なお図 4 (B) に示すように、1 フレーム (1 画像ブロック) が 512 [kbyte] からなる場合、第 1 のバンクメモリ 16 又は第 2 のバンクメモリ 17 から順次交互に繰り返して読み出される 128 [kbyte] 毎の映像音声データ D_1 が 4 倍集められて 1 画像ブロックを形成するようになされている。

【0046】これにより第 1 のバンクメモリ 16 又は第 2 のバンクメモリ 17 には、レジスタセット部 11 を介して供給される映像音声データ D_1 が順次指定されたメ

モリアドレスに対応してフレーム単位で交互に書き込まれる。このとき第1のバンクメモリ16又は第2のバンクメモリ17のうち一方のメモリに1フレーム分の映像音声データD1を書き込んでいる間に、他方のメモリから既書き込まれた1フレーム分の映像音声データD1を読み出してデコーダ部18に送出する。

【0047】デコーダ部18は、第1のバンクメモリ16又は第1のバンクメモリ17からフレーム毎に交互に与えられる映像音声データD1をデコードした後、順次入力されたフレーム毎にAVモニタ部19に送出する。かくしてAVモニタ部19では、映像音声データD1に基づく映像及び音声が表示及び放音される。

【0048】これに対して、映像音声データ出力部6のみを単独に使い、ハードディスク5に映像音声データを書き込む制御を行わない場合には、映像音声出力コントローラ15は、レジスタセット部11から与えられるセット状態データD_{SET}がデータ転送が不可能な状態であることを表すとき、CPU2はATAハードディスクドライブ部5に対して映像音声データD1を供給することなく、CPU2がコントローラインタフェイス部10及びレジスタセット部11を介して直接的に第1のバンクメモリ16又は第2のバンクメモリ17に対してワード単位で交互にメモリアドレスを順次指定して、当該指定されたメモリアドレスに対応させて映像音声データD1をフレーム毎に交互に書き込む。

【0049】この後上述の場合と同様に、第1のバンクメモリ16又は第2のバンクメモリ17からフレーム毎に交互に供給される映像音声データD1がデコーダ部18に与えられ、当該デコーダ部18においてデコードされた後、順次入力されたフレーム毎にAVモニタ部19に送出される。

【0050】(2) データ書き込み処理手順

CPU2は図5に示すようなデータ書き込み処理手順を実行することによって、データ書き込み時にATAハードディスクドライブ部5内のハードディスクコントローラ9に映像音声データD1Aを転送すると共に、当該転送した映像音声データD1をAVモニタ部19にリアルタイムで出力する。

【0051】すなわちCPU2は、まずハードディスクコントローラ9内のコントロールブロックレジスタRBのうちアルタネートステータス/デバイスコントロールレジスタR₆にデバイス選択コードを設定することにより(ステップSP1)、ATAハードディスクドライブ部5内のメカニカル部12に収納されているデバイス0、デバイス1など複数種類のデバイス選択コード設定機能を有するハードディスクドライブの中から当該デバイス選択コードに対応するハードディスクを選択する。

【0052】続いてハードディスクコントローラ9は、ステータス/コマンドレジスタR₅内のBSY(ビジービット)及びDRQ(データリクエストビット)の値

を共に「0」に設定した後、CPU2に対して入出力可能状態信号D_{IORDY}を送出する(ステップSP2)。因みにBSYは値「0」のときステータスコードの設定処理が終了したことを表し、DRQは値「0」のときステータス/コマンドレジスタR₅に対してホストCPUのデータ転送要求への対応準備ができていないことを表す。また、入出力可能状態信号D_{IORDY}は、データ読み出し信号(IOR-)、データ書き込み信号(IOW-)の発生期間中はアクティブである必要があり、またディスクドライブ内部でデータ転送が滞ったときには不活性となつてホストCPUに対してアクセスウエイト信号を論理的に発生するのに使用される。

【0053】CPU2は、ハードディスクコントローラ9内のステータス/コマンドレジスタR₅あるいは同一内容をもつアルタネートステータスレジスタR₆をループ処理により繰返し読み出し処理を行い、書き込まれたステータスコード、BSY=0、DRQ=0を確認した後(ステップSP3)、転送予定の全てのセクタカウンタ数をセクタカウントレジスタR₃に設定すると共に(ステップSP4)、当該セクタ単位で順次論理ブロックアドレスを指定して論理ブロックアドレスレジスタR₄に設定する(ステップSP5)。これによりコマンドブロックレジスタRA及びコントロールブロックレジスタRBは書き込み動作状態に設定される。

【0054】続いてCPU2は、ステータス/コマンドレジスタR₅に書き込みコマンドコードを書き込むことにより、コマンドブロックレジスタRA及びコントロールブロックレジスタRBの各レジスタの値を設定した後(ステップSP6)、所定時間(例えばATA標準規格では400〔ns〕)経過させて当該各レジスタの値を安定させる(ステップSP7)。これと共にハードディスクコントローラ9は、ステータス/コマンドレジスタR₅に書き込まれた書き込みコマンドコードを検出することにより、メモリアドレス発生部13を動作可能状態に設定する。

【0055】続いてハードディスクコントローラ9は、ステータス/コマンドレジスタR₅内のBSYの値を「0」及びDRQの値を共に「1」に設定した後、CPU2に対して入出力可能状態信号D_{IORDY}を送出する(ステップSP9)。CPU2は、ハードディスクコントローラ9内のステータス/コマンドレジスタR₅あるいは同一内容をもつアルタネートステータスレジスタR₆をループ処理により繰返し読み出し処理を行い、レジスタに書き込まれたステータスコードをBSY=0かつDRQ=1となるまで繰返し読み出す(ステップSP10)。

【0056】この後CPU2は、ハードディスクコントローラ9に対してデータの転送を開始し、まずハードディスクコントローラ9に1セクタ単位で映像音声データD1を転送する(ステップSP11)。ハードディスクコントローラ9は、セクタカウンタレジスタR₃のセク

タカウント数とステータス/コマンドレジスタR₅のコマンドコードに基づいて、1セクタのメモリアドレスデータD_{MA}を発生することにより(ステップSP12)、映像音声出力データ部6はメモリアドレスデータD_{MA}に基づいてCPU2から供給される映像音声データD1の書き込みを開始する(ステップSP13)。

【0057】ハードディスクコントローラ9は、CPU2から1セクタ分の映像音声データD1が供給され終わったことを確認すると、割込み処理要求信号D_{INTRQ}を発生してCPU2に送出する(ステップSP14)。

【0058】CPU2は割込み処理要求信号D_{INTRQ}に基づいて、ハードディスクコントローラ9内のステータス/コマンドレジスタR₅に書き込まれた次のセクタに対応するステータスコードを読み出す(ステップSP15)。これに応じてハードディスクコントローラ9が割込み処理要求信号D_{INTRQ}をクリアしたことを確認すると(ステップSP14)、ステップSP11~SP13と同様のデータ書き込み処理を行う。このようにCPU2は、順次セクタ毎にデータ転送を行うと共に、ハードディスクコントローラ9は映像音声出力データ部6にセクタ単位でメモリアドレスデータD_{MA}を送出し続ける。

【0059】ハードディスクコントローラ9は、セクタカウントレジスタR₃に基づいて全セクタカウント数が終了したと判断したとき、ステータス/コマンドレジスタR₅内のBSY及びDRQの値を共に「0」に設定する(ステップSP30)。これによりハードディスクコントローラ9はメモリアドレスデータD_{MA}の発生を停止して、映像音声出力データ部6は映像音声データD1の書き込みを終了する(ステップSP31)。これと共にハードディスクコントローラ9は、割込み処理要求信号D_{INTRQ}を発生して(ステップSP31)、これをCPU2に送出する(ステップSP32)。

【0060】CPU2は割込み処理要求信号D_{INTRQ}を受けると、全データの転送終了を確認するためにハードディスクコントローラ9内のステータス/コマンドレジスタR₅に書き込まれたステータスコードの読み出しを行う(ステップSP33)。これと共にハードディスクコントローラ9は、割込み処理要求信号D_{INTRQ}をクリアすることにより当該データ書き込み処理手順を終了する。

【0061】(3)本実施の形態の動作及び効果
以上の構成において、このハードディスク装置1では、CPU2はATAハードディスクドライブ部5におけるハードディスクコントローラ9内の各レジスタに対してアドレスデータD_{AD}に応じたアドレスを指定すると共に、当該指定したアドレスに対応して映像音声データ生成部3から供給される映像音声データD1を書き込む。

【0062】このときハードディスクコントローラ9は、各レジスタRA、RBに応じたアドレスデータD_{AD}をメモリアドレス発生部13にワード単位で供給する

と、メモリアドレス発生部13は、当該アドレスデータD_{AD}に基づいて第1及び第2のバンクメモリ16、17に応じたメモリアドレスデータD_{MA}をワード単位で順次生成する。

【0063】このように各レジスタRA、RBに応じたアドレスデータD_{AD}を第1及び第2のバンクメモリ16、17に応じたメモリアドレスデータD_{MA}に変換するのは、ハードディスクコントローラ9内の各レジスタRA、RBには、同一アドレス位置に映像音声データD1をセクタ単位で繰り返して書き込むのに対して、映像音声データ出力部6内の第1のバンクメモリ16又は第2のバンクメモリ17には、順次累積加算されて増加したアドレス位置に映像音声データD1をワード単位で書き込むからである。

【0064】メモリアドレス発生部13は、映像音声データ出力部6内の第1のバンクメモリ16又は第2のバンクメモリ17に対して交互にワード単位のメモリアドレスデータD_{MA}を送出する。これにより第1のバンクメモリ16又は第2のバンクメモリ17は、交互にメモリアドレスデータD_{MA}に応じたアドレスが指定されると共にフレーム単位で映像音声データD1が書き込まれる。

【0065】これによりCPUはハードディスクコントローラ9に対して映像音声データD1をデータ転送する際、当該データ転送のタイミングに同期して映像音声出力データ部6の第1のバンクメモリ16又は第2のバンクメモリ17に対してデータ転送することができる。

【0066】さらに第1のバンクメモリ16又は第2のバンクメモリ17のうち一方のメモリにフレーム単位でデータを書き込むと共に他方のメモリからフレーム単位でデータを読み出してAVモニタ部19に送出する動作を交互に繰り返すようにしたことにより、ディスクドライブに対する書き込み処理とリアルタイムで映像音声データをモニタ表示することができる。

【0067】以上の構成によれば、このハードディスク装置1では、CPU2はハードディスクコントローラ9内の各レジスタRA、RBに対してアドレスデータD_{AD}に応じたアドレスを指定した後、当該アドレスに基づいて映像音声データ出力部6内の第1のバンクメモリ16及び第2のバンクメモリ17に対応するアドレスを生成し、当該生成されたアドレスを交互に指定して、第1のバンクメモリ16又は第2のバンクメモリ17のうち一方に映像音声データD1をフレーム単位で書き込むと共に、他方から映像音声データD1をフレーム単位で読み出してAVモニタ部19に画面表示するようにしたことにより、映像音声データD1をメカニカル部12内のハードディスクに書き込むタイミングに同期して、当該書き込んだ映像音声データD1をリアルタイムでAVモニタ部19に表示することができ、かくして転送レートを格段と向上し得るハードディスク装置1を実現することができる。

10

20

30

40

50

【0068】(4) 他の実施の形態

なお上述の実施の形態においては、第2の記憶制御手段としての映像音声データ出力部6内の第1及び第2のバンクメモリ16、17に対して128[kbyte]毎にアドレス指定してデータ転送するようにした場合について述べたが、本発明はこれに限らず、第1及び第2のバンクメモリ16、17がそれぞれ所定数のパーティションに区切られており、当該各パーティションに順次メモリアドレスを指定して繰り返し書き込むようにしても良い。

【0069】例えば図6(A)に示すように16[kbyte]

毎にアドレス指定してデータ転送する場合、第1又は第2のバンクメモリ16、17から読み出される16[kbyte]毎の映像音声データD1を所定数に分割して転送することにより1画像ブロックを形成することができる(図6(B))。またこの場合、メモリアドレス発生部13から出力されるメモリアドレスデータDMAに必要とされるアドレスビット数を14ビット(因みに実施の形態では19ビット)に減らすことができる。

【0070】また上述の実施の形態においては、ハードディスク装置1によつて映像音声データD1をハードディスクに書き込むと共に、表示手段としてのAVモニタ部19に出力して画面表示する場合について述べたが、本発明はこれに限らず、映像音声データD1をハードディスクから読み出す場合についても本発明は適用することができる。

【0071】この場合、図5との対応部分に同一符号を付した図7に示すデータ読出し処理手順において、上述したステップSP7に続いて、ハードディスクコントローラは、ステータス/コマンドレジスタR₅内のBSYの値を「0」及びDRQの値を共に「1」に設定した後(ステップSP9)、CPU2に対して割込み処理要求信号DINTRQを発生する(ステップSP40)。CPU2は割込み処理要求信号DINTRQを受けると、ハードディスクコントローラ9内のステータス/コマンドレジスタR₅に書き込まれたステータスコードを読み出す(ステップSP41)。

【0072】この後ハードディスクコントローラ9は割込み処理要求信号DINTRQをクリアしたことを確認すると(ステップSP40)、CPU2はハードディスクコントローラ9に対してデータの転送を開始し、ハードディスクコントローラ9に1セクタ単位で映像音声データD1を転送する(ステップSP42)。ハードディスクコントローラ9は、セクタカウントレジスタR₃のセクタカウント数とステータス/コマンドレジスタR₅のコマンドコードに基づいて、1セクタのメモリアドレスデータDMAを発生することにより(ステップSP43)、映像音声出力データ部6はメモリアドレスデータDMAに基づいてCPU2から供給される映像音声データD1の書き込みを開始する(ステップSP44)。

【0073】ハードディスクコントローラ9は、CPU

2から1セクタ分の映像音声データD1が供給され終わったことを確認すると、割込み処理要求信号DINTRQを発生してCPU2に送出する(ステップSP45)。CPU2は割込み処理要求信号DINTRQに基づいて、ハードディスクコントローラ9内のステータス/コマンドレジスタR₅に書き込まれた次のセクタに対応するステータスコードを読み出す(ステップSP46)。これに応じてハードディスクコントローラ9が割込み処理要求信号DINTRQをクリアしたことを確認すると(ステップSP45)、ステップSP42~SP44と同様のデータ書き込み処理を行う。このようにCPU2は、順次セクタ毎にデータ転送を行うと共に、ハードディスクコントローラ9は映像音声出力データ部6にセクタ単位でメモリアドレスデータDMAを送出し続ける。

【0074】ハードディスクコントローラ9は、セクタカウントレジスタR₃に基づいて全セクタカウント数が終了したと判断したとき、ステータス/コマンドレジスタR₅内のBSY及びDRQの値を共に「0」に設定し(ステップSP60)、同じく全データ転送完了したと判断する。CPU2はステータス/コマンドレジスタR₅を読み出す(ステップSP61)。これと共にハードディスクコントローラ9は、メモリアドレスデータの発生を停止して、映像音声出力データ部6は映像音声データD1の書き込みを終了すると共に(ステップSP62)、ハードディスクコントローラ9は当該データ読出し処理手順を終了する。

【0075】このようにデータ読出し処理手順を実行することにより、ハードディスク装置1によつて映像音声データD1をハードディスクから読み出すと共に、AVモニタ部19に出力して画面表示することができる。

【0076】さらに上述の実施の形態においては、各セクタ転送毎に割込み処理要求信号DINTRQの発生するPIO(プログラムI/O)転送について述べたが、本発明はこれに限らず、ATA/ATAPI標準に記載のDMA転送、Ultra DMA転送、さらにATA/ATAPI標準方式の将来の拡張方式にも適用することができる。

【0077】さらに上述の実施の形態においては、第1の記憶制御手段としてのハードディスクコントローラ9とアドレス生成手段としてのメモリアドレス発生部13とを別体に設けた場合について述べたが、本発明はこれに限らず、ハードディスクコントローラ9及びメモリアドレス発生部13を一体に設けるようにしても良い。

【0078】さらに上述の実施の形態においては、映像音声データD1を書き込む記録媒体としてハードディスクを適用した場合について述べたが、本発明はこれに限らず、その他CD-ROMや磁気テープ等の種々のデバイスに広く適用することができる。すなわちデータ処理装置としてハードディスク装置1以外の他の装置を適用し得る。

【0079】

【発明の効果】上述のように本発明によれば、外部から供給される映像データを第1の記憶手段に順次第1のアドレスを指定してフレーム毎に記憶する第1のステップと、第1の記憶手段に指定された第1のアドレスに基づいて第2の記憶手段に対応する第2のアドレスを生成する第2のステップと、第2の記憶手段に第2のアドレスを指定して映像データをフレーム毎に記憶する第3のステップと、記録媒体に書き込むタイミングに同期して、第2の記憶手段から映像データをフレーム毎に読み出して画面表示する第4のステップとを設けたことにより、映像データをフレーム毎に記録媒体に書き込むタイミングに同期して、当該書き込んだ映像データをフレーム毎にリアルタイムで画面表示することができ、かくして転送レートを格段と向上し得るデータ処理方法を実現することができる。

【0080】また本発明においては、外部から供給される映像データを第1の記憶手段に順次第1のアドレスを指定してフレーム毎に記憶する第1の記憶制御手段と、第1の記憶制御手段によって指定された第1のアドレスに基づいて第2の記憶手段に対応する第2のアドレスを生成するアドレス生成手段と、第2の記憶手段にアドレス生成手段によって生成された第2のアドレスを指定して映像データをフレーム毎に記憶する第2の記憶制御手段と、第1の記憶手段から映像データをフレーム毎に読み出して記録媒体に書き込む書込手段と、書込手段が記録媒体に書き込むタイミングに同期して、第2の記憶手段から映像データをフレーム毎に読み出して画面表示する表示手段とを設けたことにより、映像データをフレーム毎に記録媒体に書き込むタイミングに同期して、当該書き込んだ映像データをフレーム毎にリアルタイムで画面表示することができ、かくして転送レートを格段と向

上し得るデータ処理装置を実現することができる。

【図面の簡単な説明】

【図1】本発明によるハードディスク装置の構成の一実施の形態を示すブロック図である。

【図2】本発明によるATAインタフェース部によるアドレス変換処理の説明に供する図表である。

【図3】本発明によるハードディスクコントローラ及びメモリアドレス発生部の内部構成を示すブロック図である。

10 【図4】本実施の形態による各バンクメモリへの書き込み状態を示す略線図である。

【図5】本実施の形態によるデータ書き込み処理手順を示すタイミングチャートである。

【図6】他の実施の形態による各バンクメモリへの書き込み状態を示す略線図である。

【図7】他の実施の形態によるデータ読出し処理手順を示すタイミングチャートである。

【符号の説明】

- 1……ハードディスク装置、2……CPU、3……映像音声データ生成部、4A……アドレスバス、4B……データバス、4C……コントロールバス、5……ATAハードディスクドライブ部、6……映像音声データ出力部、7……ATAインタフェース部、9……ハードディスクコントローラ、10……コントローラインタフェース部、11……レジスタセット部、12……メカニカル部、13……メモリアドレス発生部、15……映像音声出力コントローラ、16……第1のバンクメモリ、17……第2のバンクメモリ、18……デコーダ部、19……AVモニタ部、RA……コマンドブロックレジスタ、RB……コントロールブロックレジスタ、D1……映像音声データ、DA……アドレスデータ、DMA……メモリアドレスデータ。

【図2】

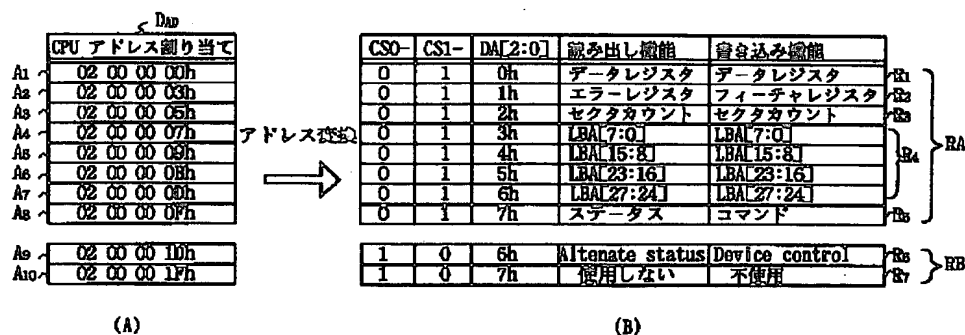


図2 ATAインタフェース部によるアドレス変換処理

【図1】

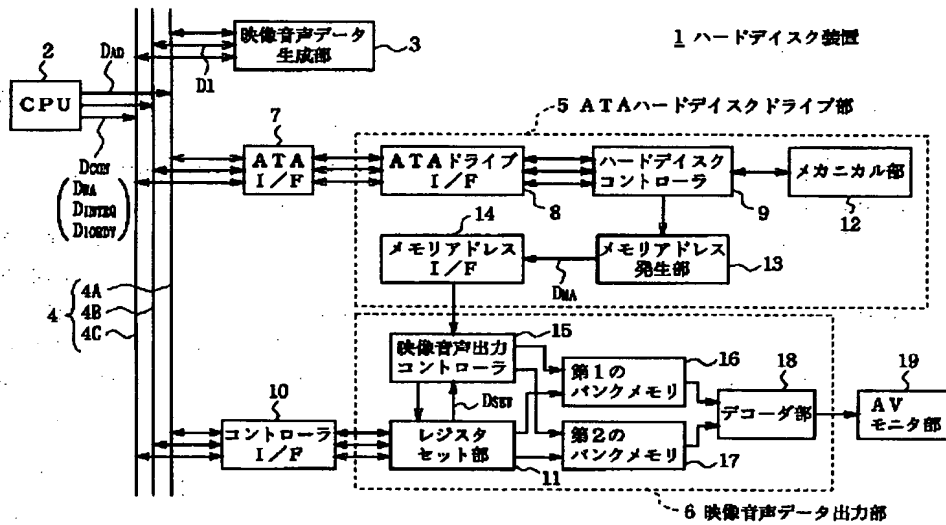


図1 本実施の形態によるハードディスク装置の構成

【図3】

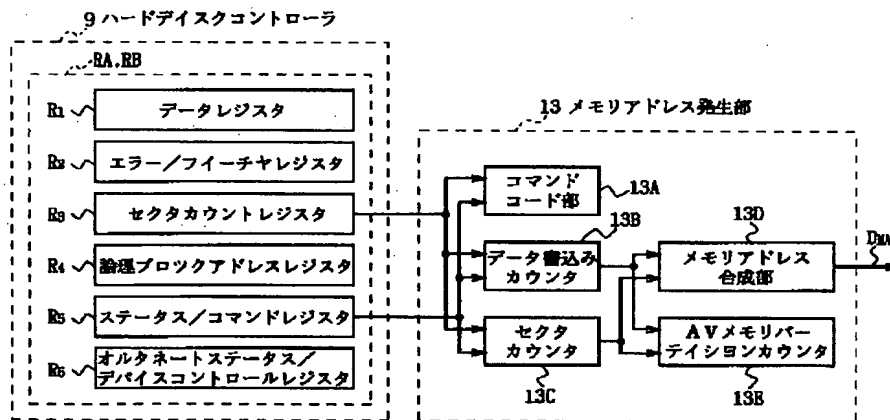


図3 ハードディスクコントローラ及びメモリアドレス発生部の内部構成

【図6】

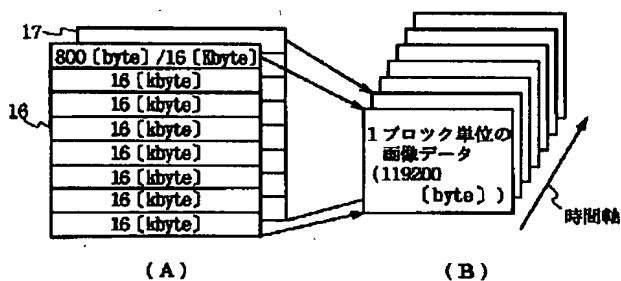


図6 他の実施の形態による各バンクメモリへの書き込み状態

【図4】

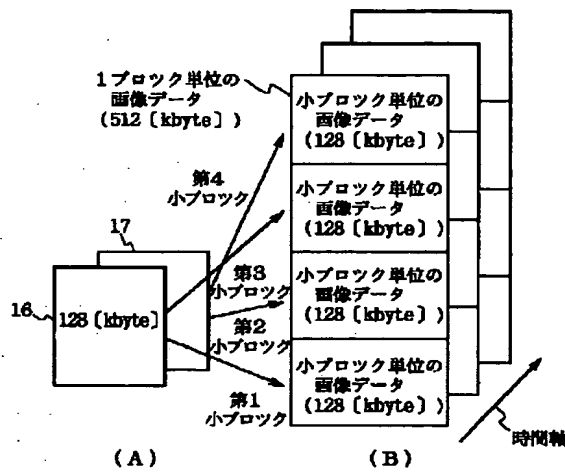


図4 本実施の形態による各バンクメモリへの書き込み状態

【図5】

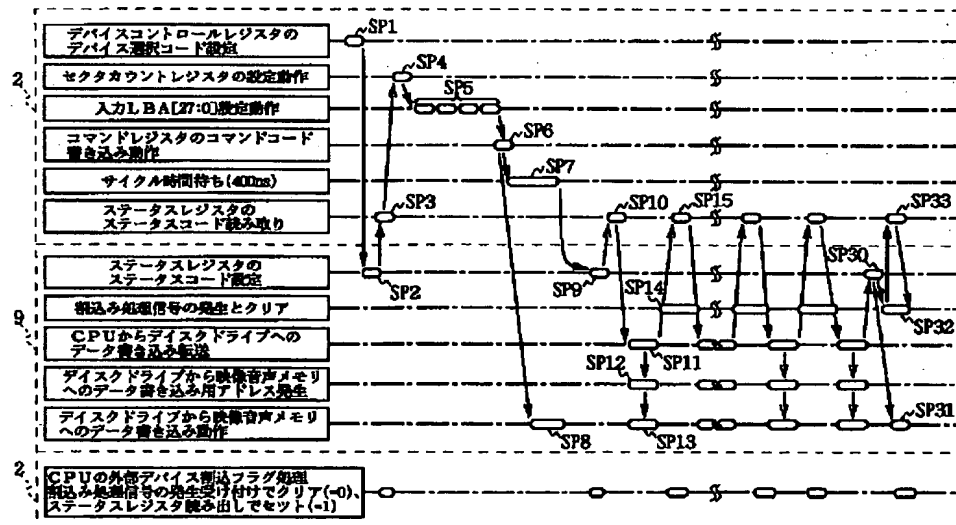


図5 本実施の形態によるデータ書き込み処理手順

【図7】

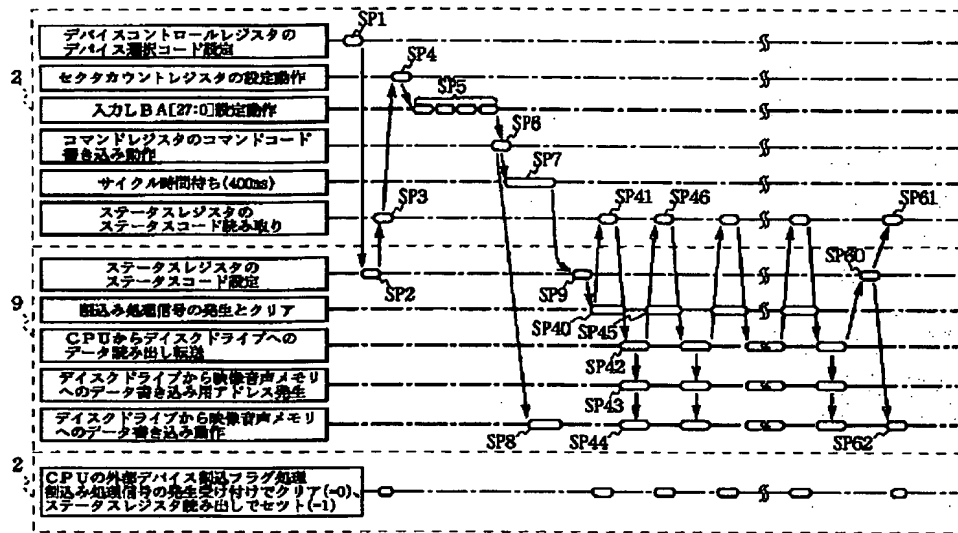


図7 他の実施の形態によるデータ読み出し処理手順